



SILABO

I. INFORMACION GENERAL

- | | | |
|-----|--------------------------------|---------------------------------------|
| 1.1 | Nombre de la Asignatura | : Arquitectura de Computadoras |
| 1.2 | Código | : IS16071 |
| 1.3 | Año Calendario | : 2019 |
| 1.4 | Semestre Académico | : II |
| 1.5 | Crédito Académicos | : 04 |
| 1.6 | Pre-requisitos | : IS16061 |
| 1.7 | N° total De horas presenciales | : |
| | • Horas Teóricas | :03 |
| | • Horas Prácticas | : 02 |
| | • Total Horas | :05 |
| 1.8 | Duración del ciclo | : 17 semanas |
| 1.9 | Docente responsable: | Mag. Nilton MARURI MALPARTIDA. |

II. SUMILLA

La naturaleza de la asignatura es de carácter teórico y práctico, la cual está estructurado para brindar al estudiante los conocimientos de los aspectos fundamentales de carácter conceptual sobre la arquitectura de computadoras, que le permitan al estudiante conocer los conceptos básicos de los componentes de la computadora, reconocerlos y entender su funcionalidad.

La asignatura está dividida en 3 unidades:

UNIDAD I: Arquitectura del computador.

UNIDAD II: Sistemas binarios.

UNIDAD III: Lógica combinacional.

III. COMPETENCIAS

Analiza, identifica y entiende el funcionamiento de la computadora y los dispositivos electrónicos que los integran para un correcto funcionamiento y optimizar los recursos informáticos.



IV. RESULTADOS DE APRENDIZAJE

- 1) Comprender los conceptos básicos del computador desde una visión general.
- 2) Identificar los componentes que conforman las computadoras.
- 3) Comprender el funcionamiento y la relación que existe entre los diferentes componentes del computador.

V. CONTENIDO PROGRAMÁTICO

UNIDAD I: Arquitectura del computador.

- Introducción a la arquitectura de computadoras.
- Dispositivos y controladores de entrada y salida.
- Arquitectura de micro controlador.
- Identifica los micros operaciones, desplazamiento sobre capacidad, datos de punto flotante, código de instrucción.
- Interrupciones en el pc.
- Primera practica calificada
- Estructuras de interconexión.
- Tarjeta madre, Buses
- Organización de la memoria interna y externa, tipos de procesamiento de datos.
- Dispositivos de almacenamiento de datos.

UNIDAD II: Sistemas Binarios.

- Computadores digitales y sistemas digitales.
- Números binarios
- Conversión entre números de base diferentes
- Complementos, códigos binarios.
- Almacenamiento de binarios y registros
- Segunda Practica calificada
- Lógica binaria, Definiciones lógicas y axiomáticas del algebra booleana
- Teoremas básicos, propiedades del algebra de Boole, Funciones booleanas

UNIDAD III: Lógica combinacional.

- Introducción, Procedimiento de diseño
- Sumadores y sustractores
- Conversión entre códigos, procedimiento de análisis
- Circuitos NAND y NOR de multinivel
- Tercera practica calificada
- Funciones OR exclusiva y de equivalencia
- Sumador paralelo binario y decimal
- Comparador de magnitudes, Flip Flops
- Registros, registros de desplazamiento
- Contadores de rizado y contadores sincrónicos

VI. ESTRATEGIAS DIDACTICAS



Como estrategias a utilizar en el desarrollo de la asignatura se realizara clase magistral, método de casos, debates, Estudios de casos, trabajos de investigación.

VII. MATERIALES Y RECURSOS

Materiales	plumón, mota, papelotes, diapositivas
Equipos	Laptop, proyectos multimedia

VIII. EVALUACION

Código	Nombres	Promedio Parcial 1					Promedio Parcial 2					Nota Final				
		Practica Calificada	Formativa	Exposición	Evaluación Actitudinal	Examen Parcial 01	PP1 (PC1+IF1+EXP1+EA1+EP1)/5	Practica Calificada	Formativa	Exposición	Evaluación Actitudinal	Examen Parcial 02	PP2 (PC2+IF2+EXP2+EA2+EP2)/5	PF (PP1+PP2)/2	A	PA
		Nota: Las notas para la obtención del promedio parcial 1 estará abierto desde la semana 1 hasta la semana 8					Nota: Las notas para la obtención del promedio parcial 2 estará abierto desde la semana 9 hasta la semana 16							Nota: La nota del aplazado será en la semana 17		

Leyenda:

Promedio Parcial 1

Practica Calificada	=	PC1
Investigación Formativa	=	IF1
Exposición	=	EXP1
Evaluación Actitudinal	=	EA1
Examen Parcial 01	=	EP1
Promedio Parcial : (PC1+IF1+EXP1+EA1+EP1)/5	=	PP1

Nota: Las notas para la obtención del promedio parcial 1 estará abierto desde la semana 1 hasta la semana 8

Promedio Parcial 2

Practica Calificada	=	PC2
Investigación Formativa	=	IF2
Exposición	=	EXP2
Evaluación Actitudinal	=	EA2
Examen Parcial 01	=	EP2

Nota: Las notas para la obtención del promedio parcial 2 estará abierto desde la semana 9 hasta la semana 16



Promedio Parcial : (PC2+IF2+EXP2+EA2+EP2)/5	=	PP2
--	---	-----

Nota Final

Promedio Final: (PP1+PP2)/2	=	PF
Aplazado : Reemplaza al promedio final siempre que haya obtenido 7 como mínimo	=	A
Promedio Acta	=	PA

Nota: La nota del aplazado será en la semana 17

IX. BIBLIOGRAFIA

- 1) Morris Mano, (2000) Arquitectura de computadoras, Ed Alfa omega, México.
- 2) Behrooz Parhami (2007) Arquitectura de computadoras, Mc Graw Hill, México, primera impresión.
- 3) Patricia Quiroga (2010), Arquitectura de computadoras, Primera Edición, Alfa omega, México.
- 4) John L. Hennessy, David A. Patterson (2004), Arquitectura de computadora, Mc Graw Hill España.

X. BIBLIOGRAFIA EN NUESTRA BIBLIOTECA.

[Arquitectura de Computadoras Irma Patricia Quiroga](#)

Por Quiroga, Irma Patricia [Autora].

Edición: 1a edición Tipo de material: Texto Editor: Buenos Aires - Argentina Alfaomega Grupo Editor Argentino, S.A. 2010.

[Arquitectura de Computadoras / Nicholas Carter](#)

por Carter, Nicholas [Autor].

Edición: a edición Tipo de material: Texto; Formato: impreso; Forma literaria: No es ficción Editor: Madrid - España McGraw-Hill 2002.

[Arquitectura de Computadoras de los Microprocesadores a las Supercomputadoras / Behrooz Parhami](#)

por Parhami, Behrooz [Autor].

Edición: a edición Tipo de material: Texto; Formato: impreso ; Forma literaria: No es ficción Editor: India McGraw-Hill 2007 Otro título: Computer Architecture From Microporcesors To Supercomputers By Behrooz Parhami .

[Arquitectura de Computadoras / Julio Ortega](#)

por Ortega, Julio [Autor] | Mancia Anguita [Coautor].

Edición: a edición Tipo de material: Texto; Formato: impreso ; Forma literaria: No es ficción Editor: Madrid - España Thomason 2005



Abancay, Setiembre del 2019.

Mag. Nilton MARURI MALPARTIDA
DOCENTE DE LA ASIGNATURA



ANEXOS
PROGRAMACIÓN DE ACTIVIDADES

Nro. de SESIÓN por SEMANA	FECHA Y HORA	CONTENIDOS	ACTIVIDAD DE APRENDIZAJE	DOCENTE RESPONSABLE
1		UNIDAD I: Arquitectura del computador. <ul style="list-style-type: none">Introducción a la arquitectura de computadoras.Dispositivos y controladores de entrada y salida.	Exposición dialogada y Actividades prácticas	Mag. NILTON MARURI MALPARTIDA
2		<ul style="list-style-type: none">Arquitectura de micro controlador.Identifica los micros operaciones, desplazamiento sobre capacidad, datos de punto flotante, código de instrucción.	Exposición dialogada y Actividades prácticas	
3		<ul style="list-style-type: none">Interrupciones en el pc.Primera practica calificada	Exposición dialogada y Actividades prácticas	
4		<ul style="list-style-type: none">Estructuras de interconexión.Tarjeta madre, Buses	Exposición dialogada y Actividades prácticas	
5		<ul style="list-style-type: none">Organización de la memoria interna y externa, tipos de procesamiento de datos.Dispositivos de almacenamiento de datos.	Exposición dialogada y Actividades prácticas	
6		UNIDAD II: Sistemas Binarios. <ul style="list-style-type: none">Computadores digitales y sistemas digitales.Números binarios.	Exposición dialogada y Actividades prácticas	
7		<ul style="list-style-type: none">Conversión entre números de base diferentesComplementos, códigos binarios.	Exposición dialogada y Actividades prácticas	
8		PRIMER EXAMEN PARCIAL		
9		<ul style="list-style-type: none">Almacenamiento de binarios y registrosSegunda Práctica calificada.	Exposición dialogada y Actividades prácticas	
10		<ul style="list-style-type: none">Lógica binaria, Definiciones lógicas y	Exposición	



		axiomáticas del álgebra booleana • Teoremas básicos, propiedades del álgebra de Boole, Funciones booleanas.	dialogada y Actividades prácticas
11		UNIDAD III: Lógica combinacional. • Introducción, Procedimiento de diseño • Sumadores y sustractores.	Exposición dialogada y Actividades prácticas
12		• Conversión entre códigos, procedimiento de análisis • Circuitos NAND y NOR de multinivel.	Exposición dialogada y Actividades prácticas
13		• Funciones OR exclusiva y de equivalencia • Sumador paralelo binario y decimal.	Exposición dialogada y Actividades prácticas
14		• Comparador de magnitudes, Flip Flops • Registros, registros de desplazamiento Contadores de rizado y contadores síncronos.	Exposición dialogada y Actividades prácticas
15		Presentación de trabajos y exposiciones	
16		SEGUNDO EXAMEN PARCIAL	
17		EXAMEN DE APLAZADOS PRESENTACION DE ACTAS & REGISTROS	